

GP-GPU を用いた並列論理シミュレーション手法の研究

橋口 拓哉 豊永 昌彦 村岡 道明

Takuya Hashiguchi Masahiko Toyonaga Michiaki Muraoka

高知大学大学院 理学専攻 情報科学分野

1 まえがき

近年,システムの大規模化や半導体微細化技術の進歩により設計の規模・複雑性が増大しており, 検証時間の短縮が望まれている. 本研究の先行研究[1]では GPU を用いた並列論理シミュレータのプロトタイプが開発され, 市販の高速な論理シミュレータと同等程度の高速性があることを確認した. 本研究ではそのプロトタイプを基に, GPU の性能を最大限引き出せるように条件分岐の削除やメモリアクセス数の削減を行い, シミュレーションの高速化を行なった.

2. GPU の構成

本研究では NVIDIA 社が提供する並列プログラミング開発環境 CUDA を使用する. 以下に CUDA の構成を示す. 図 1 のように CUDA では CPU と GPU が協調して処理を行う.

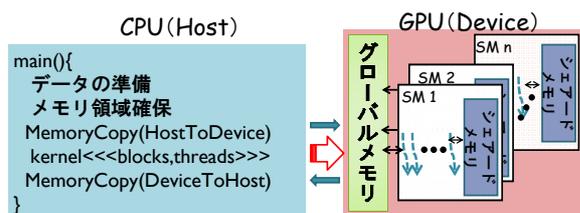


図 1 CUDA の構成

3. 論理シミュレーション手法

本研究では並列化に向くレベルソート法を採用し, その処理方法と並列化方法を示す.

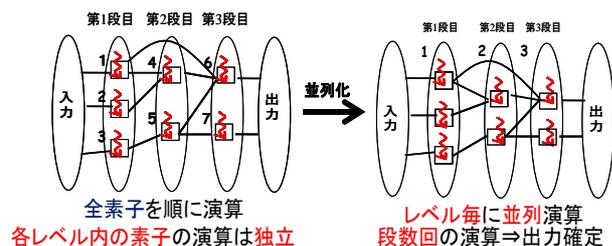


図 2 レベルソート法

4. 高速化手法

本研究では 3 つの高速化手法[2]を提案する.

- I. メモリアクセスの高速化
- II. 条件分岐削減による高速化
- III. 大規模回路対応の高速化

図 3 に GPU シミュレータのシミュレーション速度を 100%とした場合の各高速化方法の高速化割合を示す. なお,手法 III は次の評価で市販シミュレータとの比較を行う.

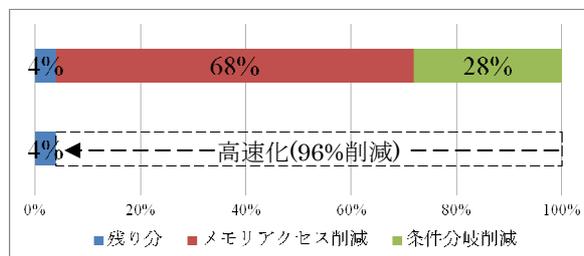


図 3 高速化手法の高速化割合

5. 評価

- GPU : Geforce GTX480
- PC 環境 : Intel Core i7-950 3.07GHz
- シミュレータ
 - GPUSim : 提案並列シミュレータ
 - SEQSim : 手続き型シミュレータ (内製)
 - C-Sim : 市販高速シミュレータ (ModelSim SE 10.2c)

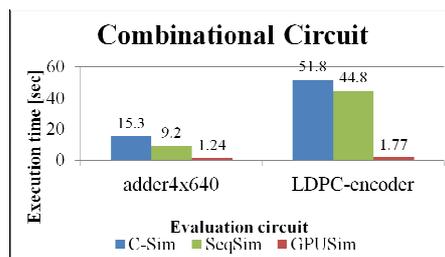


図 4(a) 組合せ回路の評価結果

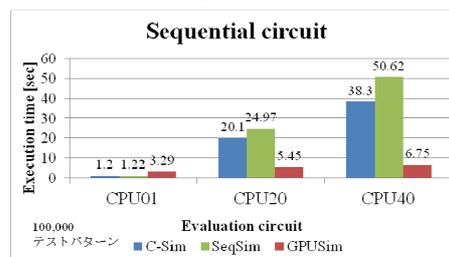


図 4(b) 順序回路の評価結果

6. 結論

GPUSim は SEQSim と比べ,組合せ回路で約 25 倍, 順序回路で約 7.5 倍の高速性が達成できた. また, C-Sim と比べ,7.5 万ゲートの組合せ回路で約 29 倍,8.4 万ゲートの順序回路で約 5.7 倍の高速性があることが確認できた.

参考文献

- [1] 大菊祥子, 橋口拓哉, 豊永昌彦, 村岡道明, "GP-GPU を用いた並列論理シミュレーションアルゴリズムの評価", DAシンポジウム 2012 論文集, pp.109-114, 2012年8月29日
- [2] 橋口拓哉, 青野寛之, 豊永昌彦, 村岡道明, "GP-GPU を用いた高速並列論理シミュレータ", Vol.2015-SLDM-169 No.12, 2015年1月29日